

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06164655 A**(43) Date of publication of application: **10.06.94**

(51) Int. Cl. **H04L 27/00**
H04L 29/10
H04M 11/00

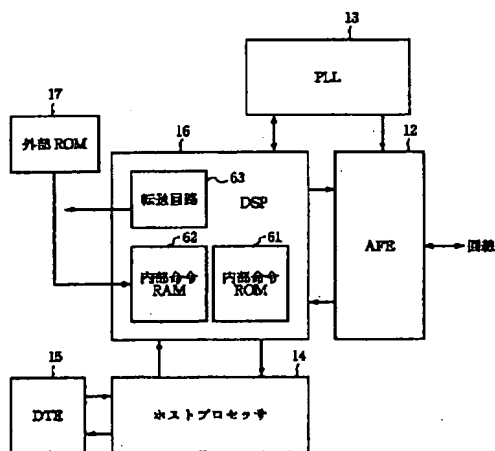
(21) Application number: **04314494**(71) Applicant: **NEC CORP**(22) Date of filing: **25.11.92**(72) Inventor: **DOI KOJI**(54) **DATA MODEM**

COPYRIGHT: (C)1994,JPO&Japio

(57) Abstract:

PURPOSE: To deal with various modem systems with one device by providing a RAM, ROM and transfer circuit for transferring one of modulation/ demodulation programs stored in an external ROM to the RAM at a digital signal processor (DSP.)

CONSTITUTION: First of all, the modulation/demodulation program of a MODEM to be executed at a DSP 16 is transferred from an external ROM 17 to an internal instruction RAM 62. Because of this transfer, the program is stored in an internal instruction ROM 61, and the DSP 16 executes the program written in the ROM 61, sets the previously decided address of the ROM 17 to a transfer circuit 63 and continuously issues the instruction of transfer. The circuit 63 transfers only the contents in the designated area of the ROM 17 to the RAM 62. When the program is completely transferred to the RAM 62, the program area used for the DSP 16 is changed from the instruction ROM 61 to the RAM 62, and the DSP 16 is operated corresponding to the program written in the RAM 62.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-164655

(43)公開日 平成6年(1994)6月10日

| | | | | |
|--------------------------|-------|---------|------------------------|---------|
| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H 0 4 L 27/00 | | | | |
| 29/10 | | | | |
| H 0 4 M 11/00 | 3 0 3 | 8627-5K | H 0 4 L 27/ 00 | C |
| | | 9297-5K | 13/ 00 | 3 0 9 A |
| | | 8220-5K | | |
| | | | 審査請求 未請求 請求項の数2(全 5 頁) | |

(21)出願番号 特願平4-314494

(22)出願日 平成4年(1992)11月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 土居 晃二

東京都港区芝五丁目7番1号日本電気株式会社内

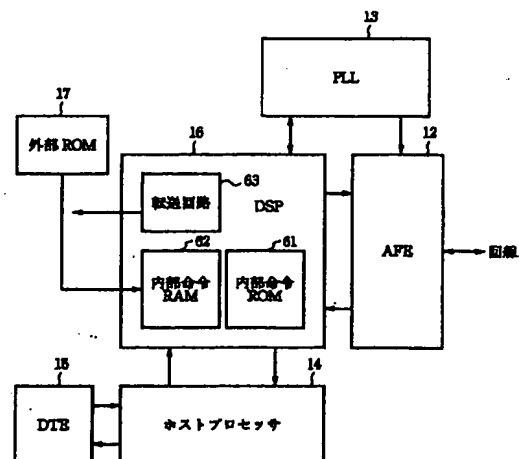
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 データモデム

(57)【要約】

【目的】異なる変復調方式のモデムを同一の装置において実現する。

【構成】複数の変復調プログラムを格納した外部ROM 17を備える。DSP 16がRAM 62とROM 61と外部ROM 17に格納された変復調プログラムの1つをRAM 62に転送する転送回路 63とを備える。



【特許請求の範囲】

【請求項1】 データ変復調プログラムにより送受信の変復調の制御を行うディジタル信号処理装置を備えるデータモデムにおいて、

前記データ変復調プログラムである第一のプログラムを格納した外部リードオンリメモリ (ROM) を備え、前記ディジタル信号処理装置が前記第一のプログラムを格納するランダムアクセスメモリ (RAM) と、第二のプログラムを格納するROMと、前記第二のプログラムにより前記外部ROMに格納された前記第一のプログラムを前記RAMに転送する転送回路とを備えることを特徴とするデータモデム。

【請求項2】 前記RAMがディジタル信号処理装置の前記変復調の制御に必要な全てのプログラムを格納することを特徴とする請求項1記載のデータモデム。

【発明の詳細な説明】

【0001】

*

*【産業上の利用分野】 本発明はデータモデムに関し、特に電話回線を経由してディジタルデータの伝送を行うためのデータモデムに関する。

【0002】

【従来の技術】 近年のDSPの進歩は、処理可能なディジタル信号処理の規模を拡大させた。その結果、DSPによって実現可能なデータモデムの通信速度は飛躍的に向上した。しかし、通信速度の向上は実現しなければならない変復調方式の種類を増大させることとなり、また一方では製品のモデムチェンジのサイクルが短くなり、製造業者にとっても消費者にとっても不利益が生じてきた。表1に現在CCITT (国際電信電話査問委員会) によって勧告されている電話網を使用するデータモデムの勧告を示す。

【0003】

【表1】

| 勧告No. | 通信速度 | 変調方式 | 変調速度 |
|---------|----------|--------|----------|
| V.21 | 300bps | FSK | 300baud |
| V.22 | 1200bps | PSK | 800baud |
| V.22bis | 2400bps | QAM | 800baud |
| V.23 | 1200bps | FSK | 1200baud |
| V.28 | 2400bps | PSK | 1200baud |
| V.27 | 4800bps | PSK | 1600baud |
| V.29 | 9600bps | QAM | 2400baud |
| V.32 | 9600bps | TCM/EC | 2400baud |
| V.32bis | 14400bps | TCM/EC | 2400baud |
| V.33 | 14400bps | TCM | 2400baud |

FSK 周波数変調

PSK 位相変調

QAM 直交振幅変調

TCM トレリス符号変調

EC エコーキャンセラ方式

【0004】このような変復調方式の多様化はデータモデムが実現すべきモデム勧告をできるだけ多く1つの装置上に搭載する必要を迫られ、その結果、データモデムの規模が大きくなっていった。

【0005】従来のデータモデムは、図2に示すように、命令ROMを内蔵したデジタル信号処理装置（以下DSP）11と、回線上のアナログ信号をデジタル信号に変換するアナログフロントエンド（以下AFE）12と、送信及び受信のクロックを生成するPLL回路13と、DTE（データ端末装置）15とのインタフェースとモデム全体の制御等を行うホストプロセッサ14とから構成されていた。

【0006】次に、従来のデータモデムの動作について説明する。

【0007】送信側は、DTE15から送信した送信データがホストプロセッサ14に取り込まれ、定められたプロトコル（通信手順）によって送信データが変換され、変調データとしてDSP11に送られる。DSP11では変調データをプログラムされた変調方式によって変調を行い電話網帯域の信号に変換する。変換された信号はAFE12によってデジタル信号をアナログ信号に変えられ公衆回線網へと送信される。受信側は、公衆回線網から受信されたアナログ信号がAFE12によってデジタル信号に変換されDSP11に送られる。DSP11では受信信号をプログラムされた復調方式によって復調を行い復調データを取り出す。DSP11で復調された復調データはホストプロセッサ14に送られ、定められたプロトコルに従って受信データに変換される。ホストプロセッサ14が出力した受信データはDTE15によって受信される。PLL回路13は送信タイミング、受信タイミングを再生してDSP11、AFE12、ホストプロセッサ14へ動作タイミングクロックとしてクロックを供給する。

【0008】DSP11では内蔵の命令ROMに記憶されたプログラムに従って、データモデムの変復調の演算を行う。変復調の演算は適用される上記CCITTのモデム勧告の企画によってことなる。例えば表1に示すように、上記勧告V.21はFSK変復調方式、上記勧告V.22はPSK変復調方式、上記勧告V.29はQAM変復調方式、上記勧告V.32はエコーキャンセラを伴うTCM変復調方式である。また同じPSK方式でも上記勧告V.22とV.26およびV.27は変調速度、変調周波数などが異なるため同一のプログラムを使うことはできない。同様のことはFSK方式およびQAM方式にも言える。従って、適用されるモデムの勧告毎にそれぞれ別々のプログラムが必要になる。また一般にDSP11の命令メモリはROMであり書換はできないため、一度データモデムとして装置を構成してしまうと別なモデム勧告のモデムに変更することはできないというものであった。

【0009】

【発明が解決しようとする課題】上述した従来のデータモデムは、DSPの命令メモリにROMを用いていたので、適用されるCCITT勧告毎に必要な異なる種類のプログラムへの書換が不可能であり、新規の上記勧告の登場毎に新たにデータモデムを設計し直し、ユーザはその度に新規にデータモデムを購入する必要があるという欠点があった。

【0010】

【課題を解決するための手段】本発明のデータモデムは、データ変復調プログラムにより送受信の変復調の制御を行うデジタル信号処理装置を備えるデータモデムにおいて、前記データ変復調プログラムである第一のプログラムを格納した外部リードオンリメモリ（ROM）を備え、前記デジタル信号処理装置が前記第一のプログラムを格納するランダムアクセスメモリ（RAM）と、第二のプログラムを格納するROMと、前記第二のプログラムにより前記外部ROMに格納された前記第一のプログラムを前記RAMに転送する転送回路とを備えて構成されている。

【0011】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0012】図1は本発明のデータモデムの一実施例を示すブロック図である。

【0013】本実施例のデータモデムは、図1に示すように、従来例と同様の構成要素であるAFE12と、PLL13と、ホストプロセッサ14と、DTE15とに加えて、従来のDSP11の代りに命令の一部を格納した内部命令ROM61と内部命令RAM62と外部ROM17の内容をRAM62に転送する転送回路63とを備えるDSP16と、内部命令RAM62と接続されDSP16のための複数の変復調プログラムを格納した外部ROM17とを備えて構成されている。

【0014】次に、本実施例の動作について説明する。

【0015】まず、DSP16で実行されるモデムの変復調プログラムを外部ROM17から内部命令RAM62に転送する。この転送のためのプログラムは内部命令ROM61に格納されており、DSP16は、まず内部命令ROM61に書かれたプログラムを実行することによって、あらかじめ定められた外部ROM17のアドレスを転送回路63に設定し、つづいて転送の指令を発行する。転送回路63は指定された領域のみ外部ROM17の内容を内部命令RAM62に転送する。内部命令RAM62にプログラムが転送し終わると、DSP16が使用するプログラム領域は内部命令ROM61から内部命令RAM62に変更され、内部命令RAM62に書かれたプログラムによってDSP16は動作する。もちろん、内部命令ROM61と内部命令RAM62のアドレスは連続していても良いので、内部命令ROM61と内

部命令RAM 62の両方にモデムの変復調のプログラムが書かれていても良いわけである。データモデムとしての動作は従来例と同様であるので省略する。

【0016】このように、本発明ではDSPで実行するモデムの変復調プログラムを外部ROMに格納しておいて、モデムの種類毎に内部命令RAMに転送しなおすことによって多くの種類のモデム変復調方式に対して、同一のシステム構成で実現することができる。また、外部ROM、内部命令RAMという構成には、大容量のマスクROMまたはPROMを外部ROMとして使用すること

【0017】

【発明の効果】以上説明したように、本発明のデータモデムは、複数の変復調プログラムを格納した外部ROMを備え、DSPがRAMとROMと上記外部ROMに格納された変復調プログラムの1つを上記RAMに転送する転送回路とを備えることにより、一つの装置で種々の

モデム方式に対応することが可能となるという効果がある。また、外部ROMの変更により簡単にモデム方式を変更できるため、新規のCCITT勧告の登場毎のバージョンアップも容易にできるという効果がある。

【図面の簡単な説明】

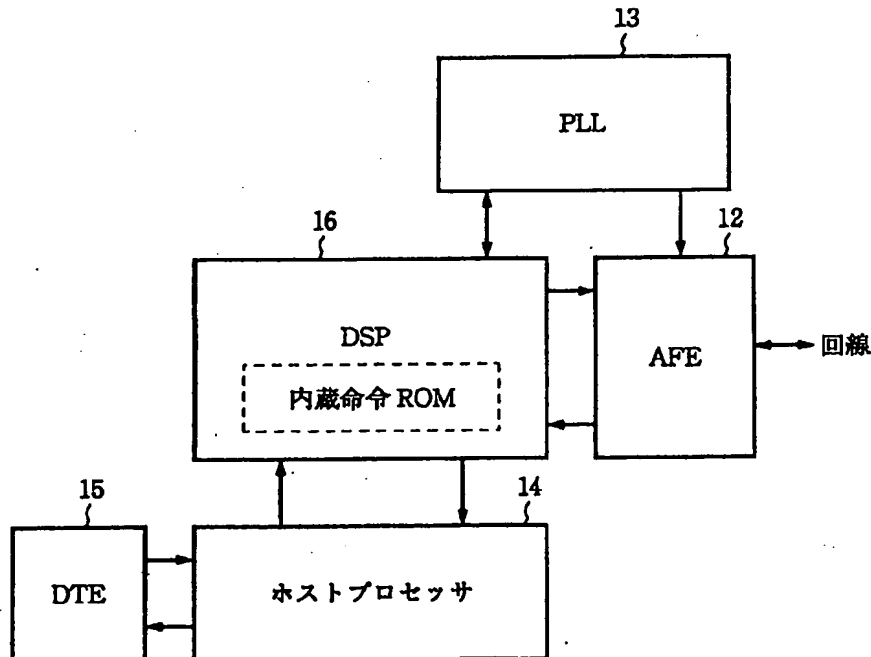
【図1】本発明のデータモデムの一実施例を示すブロック図である。

【図2】従来のデータモデムの一例を示すブロック図である。

【符号の説明】

| | |
|--------|----------|
| 11, 16 | DSP |
| 12 | ATE |
| 13 | PLL |
| 14 | ホストプロセッサ |
| 15 | DTE |
| 17 | 外部ROM |
| 61 | 内部ROM |
| 62 | 内部RAM |
| 63 | 転送回路 |

【図2】



【図1】

